

3

MENU

SEARCH

INDEX

DETAIL

BACK

NEXT

2/5



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 10083988

(43)Date of publication of application: 31.03.1998

(51)Int.Cl.

H01L 21/31
H01L 21/205
H01L 21/316

(21)Application number: 08257675

(71)Applicant:

MATSUMURA HIDEKI
NEC CORP
ANELVA CORP

(22)Date of filing: 06.09.1996

(72)Inventor:

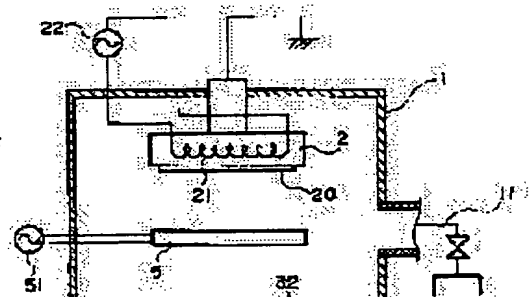
MATSUMURA HIDEKI
IZUMI AKIRA
MASUDA ATSUSHI
NASHIMOTO YASUNOBU
MIYOSHI YOSUKE
NOMURA HIDEJI
SAKURAI KAZUO
AOSHIMA SHOICHI

(54) THIN FILM FORMING METHOD, DEVICE, AND SEMICONDUCTOR DEVICE OF SEMICONDUCTOR-INSULATOR JUNCTION STRUCTURE

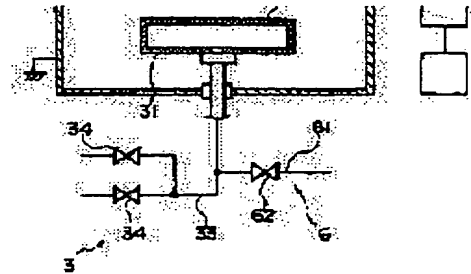
(57)Abstract:

PROBLEM TO BE SOLVED: To provide a thin film forming method and a device where interface defects can be decreased and a film can be formed at a lower temperature, and to realize a semiconductor device of semiconductor-insulator junction structure which is low in interfacial level density.

SOLUTION: Surface treatment gas such as hydrogen gas is introduced through a surface treatment gas



inlet system into a processing chamber 1, so as to pass near the surface of a thermal catalyst 5, provided adjacent to a substrate 20 disposed in the processing chamber 1. Surface treatment gas generates active seeds by a contact decomposing reaction caused by the thermal catalyst 5, and the active seeds reach to the surface of the substrate 20 to carry out a surface treatment such as removal of a natural oxide film. Thereafter, film forming gas is introduced into the processing chamber 1 through a film forming gas inlet system 3 so as to be fed to the substrate 20 passing near the surface of the thermal catalyst 5, whereby a prescribed insulating film is formed on the surface of the semiconductor substrate 20 through a catalyst CVD method. An interface between the formed insulating film and a semiconductor is of interfacial level density $10^{12}\text{eV}^{-1}\text{cm}^{-2}$ or below, so that a semiconductor device of high performance can be realized.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

[BACK](#)

[NEXT](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-83988

(43) 公開日 平成10年(1998) 3月31日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/31			H 0 1 L 21/31	C
21/205			21/205	
21/316			21/316	X

審査請求 未請求 請求項の数18 F D (全 11 頁)

(21) 出願番号 特願平8-257675

(22) 出願日 平成8年(1996) 9月6日

(71) 出願人 596141550
松村 英樹
石川県能美郡辰口町宇旭台1丁目50番地A-25

(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号

(71) 出願人 000227294
アネルバ株式会社
東京都府中市四谷5丁目8番1号

(74) 代理人 弁理士 保立 浩一

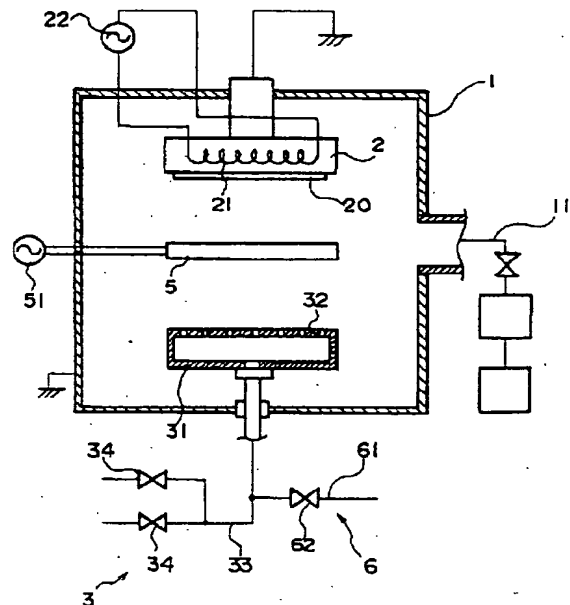
最終頁に続く

(54) 【発明の名称】 薄膜作成方法及び薄膜作成装置並びに半導体-絶縁体接合構造を有する半導体デバイス

(57) 【要約】

【課題】 界面欠陥の低減と成膜温度の低下を可能にする薄膜作成方法及び薄膜作成装置を提供し、界面準位密度の低い半導体-絶縁体接合構造を有する半導体デバイスを提供する。

【解決手段】 処理容器1内に配置された基板20の近傍に設けられた熱触媒体5の表面付近を通過するようにして、水素ガス等の表面処理用ガスを表面処理用ガス導入系6によって導入する。表面処理用ガスは熱触媒体5による接触分解反応等によって活性種を生成し、この活性種が基板20に到達することで自然酸化膜の除去等の表面処理が行われる。その後、成膜用ガス導入系3によって成膜用ガスを導入して熱触媒体5の表面付近を通過させるようにして基板20に供給し、触媒CVD法によって半導体表面上に所定の絶縁膜を作成する。作成された絶縁膜と半導体との界面は $1.0 \times 10^{12} \text{ eV} \cdot \text{cm}^{-2}$ 以下の界面準位密度となり、高性能の半導体デバイスの実現を可能にする。



【特許請求の範囲】

【請求項1】 第一の材料よりなる基板の表面に第一の材料とは異なる第二の材料の薄膜を作成する薄膜作成方法において、基板の近傍に熱触媒体を配置し、反応性ガスよりなる所定の表面処理用ガスをこの熱触媒体の近傍を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を熱触媒体による表面処理用ガスの反応を利用して行い、その後、当該第二の材料の薄膜を作成することを特徴とする薄膜作成方法。

【請求項2】 第一の材料よりなる基板の表面に第一の材料とは異なる第二の材料の薄膜を作成する薄膜作成方法において、基板の近傍に熱触媒体を配置し、反応性ガスよりなる所定の表面処理用ガスをこの熱触媒体の近傍を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を熱触媒体による表面処理用ガスの反応を利用して行い、その後、反応性ガスよりなる所定の成膜用ガスを熱触媒体の表面付近を通過させるようにして基板に供給して、熱触媒体による成膜用ガスの反応を利用して基板の表面に当該第二の材料の薄膜を作成することを特徴とする薄膜作成方法。

【請求項3】 前記第一の材料は半導体であり、前記第二の材料の薄膜は絶縁膜であって、半導体表面上に絶縁膜を作成する方法であることを特徴とする請求項1又は2記載の薄膜作成方法。

【請求項4】 前記第一の材料は、シリコン、ゲルマニウム、シリコンゲルマニウム、シリコンカーバイド、ガリウム砒素、ガリウムアルミニウム砒素、ガリウム燐、インジウム燐、セレン化亜鉛又は硫化カドミウムよりなる半導体であることを特徴とする請求項3記載の薄膜作成方法。

【請求項5】 前記第二の材料の薄膜は、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜、窒化アルミニウム膜又は酸化アルミニウム膜よりなる絶縁膜であることを特徴とする請求項3記載の薄膜作成方法。

【請求項6】 前記第一の材料はガリウム砒素系半導体であり、前記所定の表面処理用反応性ガスが窒素供給ガス又は水素ガスであって、前記所定の表面処理は、これらいずれかのガスの前記熱触媒体による分解活性種を利用した表面クリーニング処理又は表面改質処理であることを特徴とする請求項3記載の薄膜作成方法。

【請求項7】 前記基板の温度を400℃以下に維持して行うことを特徴とする請求項6記載の薄膜作成方法。

【請求項8】 前記基板の温度を当該基板が熱による変性を受ける温度以下に維持して行うことを特徴とする請求項1、2、3、4、5、6又は7記載の薄膜作成方法。

【請求項9】 前記熱触媒体は、タングステン、モリブデン、タンタル、チタン又はバナジウムで形成されてい

ることを特徴とする請求項1、2、3、4、5、6、7又は8記載の薄膜作成方法。

【請求項10】 表面に薄膜を作成する基板が内部の所定位置に配置される処理容器と、所定位置に配置された基板の表面の近傍に設けられた熱触媒体と、熱触媒体を所定温度に加熱する加熱手段と、反応性ガスよりなる所定の薄膜作成用ガスを処理容器内に導入する成膜用ガス導入系とを備え、導入された成膜用ガスを熱触媒体の表面付近を通過させながら基板の表面に供給して熱触媒体による成膜用ガスの反応を利用して基板の表面に所定の薄膜を作成する薄膜作成装置であって、前記基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を施すための表面処理用ガスを前記処理容器内に導入する表面処理用ガス導入系が備えられ、前記所定の薄膜の作成の前に表面処理用ガスを導入して当該所定の表面処理を同一処理容器内で行えることが可能になっていることを特徴とする薄膜作成装置。

【請求項11】 前記基板の表面は半導体であり、前記所定の薄膜は絶縁膜であって、半導体表面上に絶縁膜を作成する装置であることを特徴とする請求項10記載の薄膜作成装置。

【請求項12】 前記基板の表面は、シリコン、ゲルマニウム、シリコンゲルマニウム、シリコンカーバイド、ガリウム砒素、ガリウムアルミニウム砒素、ガリウム燐、インジウム燐、セレン化亜鉛又は硫化カドミウムよりなる半導体であることを特徴とする請求項11記載の薄膜作成装置。

【請求項13】 前記所定の薄膜は、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜、窒化アルミニウム膜又は酸化アルミニウム膜よりなる絶縁膜であることを特徴とする請求項11記載の薄膜作成装置。

【請求項14】 前記第一の材料はガリウム砒素系半導体であり、前記所定の表面処理用反応性ガスが窒素供給ガス又は水素ガスであって、前記所定の表面処理は、これらいずれかのガスの前記熱触媒体による分解活性種を利用した表面クリーニング処理又は表面改質処理であることを特徴とする請求項11記載の薄膜作成装置。

【請求項15】 前記加熱手段は、基板の温度が400℃以下になるように前記熱触媒体を加熱するものであることを特徴とする請求項14記載の薄膜作成装置。

【請求項16】 前記基板は集積回路用の所定の配線が施されるものであり、前記加熱手段は、当該基板の温度が当該配線の材料の融点以下になるように前記熱触媒体を加熱するものであることを特徴とする請求項10、11、12、13、14又は15記載の薄膜作成装置。

【請求項17】 前記熱触媒体は、タングステン、モリブデン、タンタル、チタン又はバナジウムで形成されていることを特徴とする請求項10、11、12、13、14、15又は16記載の薄膜作成装置。

【請求項18】 下地半導体表面上に絶縁膜を作成させ

た半導体-絶縁体接合を有する半導体デバイスであって、当該絶縁膜は、下地半導体が表面に露出している基板の近傍に熱触媒体を配置し、所定の表面処理用反応性ガスをこの熱触媒体の表面付近を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を熱触媒体による反応性ガスの反応を利用して行い、その後、前記絶縁膜を下地半導体の上に作成することにより製作されることで、当該半導体-絶縁体接合構造の界面単位密度が $10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下になっていることを特徴とする半導体デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願の発明は、LSI（大規模集積回路）を始めとする各種半導体デバイス等の製作に関するものであり、特に、下地材料とは異なる材料の薄膜をCVD（化学蒸着）法によって作成する薄膜作成プロセスに関するものである。

【0002】

【従来の技術】LSIを始めとする各種半導体デバイスやLCD（液晶ディスプレイ）等の製作においては、基板上に所定の薄膜を作成するプロセスが存在する。このうち、所定の組成の薄膜を比較的容易に作成できることから、従来からCVD法による成膜が多く用いられている。このようなCVD法による成膜のうち、比較的低温で成膜できるところから、プラズマによるエネルギーを反応に利用するプラズマCVD法が主流になっている。図6は従来の薄膜作成装置としてのプラズマCVD装置の概略図である。

【0003】図6に示すプラズマCVD装置は、排気系を備えた処理容器1と、処理容器1内の所定位置に基板20を配置するための基板ホルダー2と、反応性ガスである所定の成膜用ガスを処理容器1内に導入する成膜用ガス導入系3と、導入されたガスにエネルギーを与えてプラズマを発生させる電力供給手段4とから主に構成されている。

【0004】成膜用ガス導入系3は、基板ホルダー2に対向して配設された円盤状のガス導入ヘッド31によって成膜用ガスを導入するようになっている。ガス導入ヘッド31は内部が中空であり、前面に多数のガス吹き出し孔32を多数有している。そして、成膜用ガスを導入する配管33の先端はガス導入ヘッド31に接続され、ガス吹き出し孔31から成膜用ガスを吹き出させて基板20に向けて導入するようになっている。

【0005】また、電力供給手段4は、プラズマ発生用エネルギーとして高周波電力を供給するよう構成されており、ガス導入ヘッド31は、高周波の導入部に兼用されている。即ち、ガス導入ヘッド31は導体で形成され、不図示の整合器を介して高周波電源41が接続されている。この結果、ガス導入ヘッド31に所定の高周波

が励振され、前方の放電空間に所定の高周波電界が設定される様になっている。

【0006】図6のプラズマCVD装置では、成膜用ガス導入系3によって所定の成膜用ガスを所定の流量で処理容器1内に導入した後、高周波電源41を動作させて高周波電界を設定する。この高周波電界によって成膜用ガスに気体放電が生じてプラズマ化し、プラズマによって生ずる所定の反応を利用して基板20の表面に所定の薄膜が作成される。例えば、絶縁膜としてシリコン窒化膜を作成する場合には、成膜用ガスとしてシラン（ SiH_4 ）とアンモニア（ NH_3 ）の混合ガスを使用し、プラズマ中によるシランの分解反応等を利用してシリコン窒化膜を作成する。

【0007】

【発明が解決しようとする課題】上述したような薄膜作成プロセスでは、下地材料とは異なる材料の薄膜を作成することが極めて多い。例えば、絶縁ゲートFET（電界効果トランジスタ）の製作においては、下地半導体上に絶縁膜を作成し、その上にゲート電極を形成するようにする。また、半導体表面に絶縁膜を作成して半導体を不活性化して経時的な特性変化を防止することも広く行われている。

【0008】このような異種の材料の薄膜作成では、下地材料と薄膜との界面欠陥を低減することが極めて重要な技術課題となっている。例えば、上述した絶縁ゲートFETにおいて、下地半導体と絶縁膜との界面に欠陥が生ずると、絶縁膜の絶縁破壊等によってトランジスタが正常に動作しなくなることがある。上述した従来の薄膜作成装置としてのプラズマCVD装置は、通常の熱CVD装置に比べ低温で成膜が行えるため、空孔の発生といった熱に起因した界面欠陥の発生は比較的少ない。しかしながら、プラズマCVD装置では、プラズマ中で生成される高エネルギー荷電粒子の基板表面への入射による界面欠陥の発生が避けられない。

【0009】例えば、高エネルギーイオンの入射によって局所的な形状変化等の物理的損傷を受けた基板表面上に絶縁膜を堆積させたり、堆積した絶縁膜に高エネルギーイオンが入射したりした場合、絶縁膜中にピンホール等の局所的な形状欠陥が発生し、これが原因で絶縁膜が絶縁破壊される製品不良が生じることがある。また、プラズマ中のイオンや電子が絶縁膜中に混入すると、絶縁膜の絶縁性が低下して、絶縁破壊電圧が低下したり、絶縁膜中にキャリアが注入されて電子がトラップされることでデバイス特性が変化してしまうキャリアトラップ等が発生したりする問題がある。

【0010】さらに、プラズマCVD装置は、熱CVD装置に比べ比較的低温で成膜できるとはいっても、プラズマに基板が晒されるため、成膜温度（成膜中の基板温度）の低下には限度がある。従って、より一層の成膜温度の低下が要求される場合に、プラズマCVD装置では

充分対応できない可能性もある。例えば、ガリウム砒素系の化合物半導体は、400℃程度以上になると砒素が遊離して抜け出てしまう問題があるが、従来のプラズマCVD装置では、この温度以下に維持して成膜を行うことが困難な場合もあった。

【0011】また一方、下地半導体と絶縁膜との界面の状態については、界面準位密度の低下という点も極めて重要な技術課題になっている。即ち、半導体-絶縁体という異種接合では界面準位の発生が避けられないが、この界面準位の密度が高くなると、界面準位における充放電（電子のトラップ及び放出）がノイズの原因となったり、動作特性に悪影響を与えたりする問題が顕在化してくる。また、ガリウム砒素半導体を用いた絶縁ゲートFETでは、ガリウム砒素半導体と絶縁膜との間の高密度の界面準位のために表面空乏層が生じ、この表面空乏層の影響でチャンネル表面で大きな寄生抵抗が生じてデバイスの高性能化の障害となっている。

【0012】このような高密度界面準位の発生は、プロセスの面から見ると、成膜の際の下地半導体表面の状態が大きく影響している。即ち、下地半導体表面に水や酸素等の分子が付着している状態で成膜を行うと、界面にそれらの分子が存在する状態で薄膜が堆積するため、上記高密度の界面準位の発生につながり易い。

【0013】また、半導体基板の表面には自然酸化膜が形成されており、この自然酸化膜が形成された状態で絶縁膜の作成を行うと、自然酸化膜に起因した準位が多く生じ、高密度界面準位の発生要因となる。そこで、この自然酸化膜を取り除いてから成膜が行われることが多いが、自然酸化膜の除去は、硫酸（ H_2SO_4 ）や過酸化水素（ H_2O_2 ）などの混合薬品を用いて行っている。しかしながら、このような方法では、自然酸化膜のみを完全に除去することは困難であり、また、このようなウェットプロセスを用いることで基板自体が汚染される恐れがあるなどの問題がある。

【0014】本願発明は、上述したような従来技術の課題を解決するためになされたものである。すなわち、本願発明は、異種材料の薄膜との界面欠陥を効果的に低減させることができ成膜温度もさらに低くできる薄膜作成方法及び薄膜作成装置を提供するとともに、このような方法及び装置を使用することで、界面準位密度の低い半導体-絶縁体接合構造を有する半導体デバイスを提供することを目的としている。

【0015】

【課題を解決するための手段】上記課題を解決するため、本願の請求項1記載の発明は、第一の材料よりなる基板の表面に第一の材料とは異なる第二の材料の薄膜を作成する薄膜作成方法において、基板の近傍に熱触媒体を配置し、反応性ガスよりなる所定の表面処理用ガスをこの熱触媒体の表面付近を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低

減させる所定の表面処理を熱触媒体による表面処理用ガスの反応を利用して行い、その後、当該第二の材料の薄膜を作成するという構成を有する。また、上記課題を解決するため、請求項2記載の発明は、第一の材料よりなる基板の表面に第一の材料とは異なる第二の材料の薄膜を作成する薄膜作成方法において、基板の近傍に熱触媒体を配置し、反応性ガスよりなる所定の表面処理用ガスをこの熱触媒体の表面付近を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を熱触媒体による表面処理用ガスの反応を利用して行い、その後、反応性ガスよりなる所定の成膜用ガスを熱触媒体の表面付近を通過させるようにして基板に供給して、熱触媒体による成膜用ガスの反応を利用して基板の表面に当該第二の材料の薄膜を作成するという構成を有する。また、上記課題を解決するため、請求項3記載の発明は、上記請求項1又は2の構成において、第一の材料は半導体であり、第二の材料の薄膜は絶縁膜であって、半導体表面上に絶縁膜を作成する方法であるという構成を有する。また、上記課題を解決するため、請求項4記載の発明は、上記請求項3の構成において、第一の材料は、シリコン、ゲルマニウム、シリコンゲルマニウム、シリコンカーバイド、ガリウム砒素、ガリウムアルミニウム砒素、ガリウム燐、インジウム燐、セレン化亜鉛又は硫化カドミウムよりなる半導体であるという構成を有する。また、上記課題を解決するため、請求項5記載の発明は、上記請求項3の構成において、第二の材料の薄膜は、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜、窒化アルミニウム膜又は酸化アルミニウム膜よりなる絶縁膜であるという構成を有する。また、上記課題を解決するため、請求項6記載の発明は、上記請求項3の構成において、第一の材料はガリウム砒素系半導体であり、所定の表面処理用反応性ガスが窒素供給ガス又は水素ガスであって、所定の表面処理は、これらいずれかのガスの前記熱触媒体による分解活性種を利用した表面クリーニング処理又は表面改質であるという構成を有する。また、上記課題を解決するため、請求項7記載の発明は、上記請求項6の構成において、基板の温度を400℃以下に維持して行うという構成を有する。また、上記課題を解決するため、請求項8記載の発明は、上記請求項1、2、3、4、5、6又は7の構成において、基板の温度を当該基板が熱による変性を受ける温度以下に維持して行うという構成を有する。また、上記課題を解決するため、請求項9記載の発明は、上記請求項1、2、3、4、5、6又は7の構成において、熱触媒体は、タングステン、モリブデン、タンタル、チタン又はバナジウムで形成されているという構成を有する。また、上記課題を解決するため、請求項10記載の発明は、表面に薄膜を作成する基板が内部の所定位置に配置される処理容器と、所定位置に配置された基板の近傍に設けられた熱触媒体と、熱触媒体

を所定温度に加熱する加熱手段と、反応性ガスよりなる所定の薄膜作成用ガスを処理容器内に導入する成膜用ガス導入系とを備え、導入された成膜用ガスを熱触媒体の表面付近を通過させながら基板の表面に供給して熱触媒体による成膜用ガスの反応を利用して基板の表面に所定の薄膜を作成する薄膜作成装置であって、前記基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を施すための表面処理用ガスを前記処理容器内に導入する表面処理用ガス導入系が備えられ、前記所定の薄膜の作成の前に表面処理用ガスを導入して当該所定の表面処理を同一処理容器内で行えることが可能になっていることを特徴とする薄膜作成方法。また、上記課題を解決するため、請求項11記載の発明は、上記請求項10の構成において、基板の表面は半導体であり、所定の薄膜は絶縁膜であって、半導体表面上に絶縁膜を作成する装置であるという構成を有する。また、上記課題を解決するため、請求項12記載の発明は、上記請求項11の構成において、基板の表面は、シリコン、ゲルマニウム、シリコンゲルマニウム、シリコンカーバイド、ガリウム砒素、ガリウムアルミニウム砒素、ガリウム燐、インジウム燐、セレン化亜鉛又は硫化カドミウムよりなる半導体であるという構成を有する。また、上記課題を解決するため、請求項13記載の発明は、上記請求項11の構成において、所定の薄膜は、シリコン酸化膜、シリコン窒化膜、シリコン酸窒化膜、窒化アルミニウム膜又は酸化アルミニウム膜よりなる絶縁膜であるという構成を有する。また、上記課題を解決するため、請求項14記載の発明は、上記請求項11の構成において、第一の材料はガリウム砒素系半導体であり、所定の表面処理用反応性ガスが窒素供給ガス又は水素ガスであって、所定の表面処理は、これらいずれかのガスの熱触媒体による分解活性種を利用した表面クリーニング処理又は表面改質処理であるという構成を有する。また、上記課題を解決するため、請求項15記載の発明は、上記請求項14の構成において、加熱手段は、基板の温度が400℃以下になるように熱触媒体を加熱するものであるという構成を有する。また、上記課題を解決するため、請求項16記載の発明は、上記請求項10、11、12、13、14又は15の構成において、基板は集積回路用の所定の配線が施されるものであり、加熱手段は、当該基板の温度が当該配線の材料の融点以下になるように前記熱触媒体を加熱するものであるという構成を有する。また、上記課題を解決するため、請求項17記載の発明は、上記請求項10、11、12、13、14、15又は16の構成において、熱触媒体は、タングステン、モリブデン、タンタル、チタン又はバナジウムで形成されているという構成を有する。また、上記課題を解決するため、請求項18記載の発明は、下地半導体表面上に絶縁膜を作成させた半導体-絶縁体接合を有する半導体デバイスであって、当該絶縁膜は、下地半導体が表面に露出している

基板の近傍に熱触媒体を配置し、所定の表面処理用反応性ガスをこの熱触媒体の表面付近を通過させるようにして基板に供給して、基板の表面と作成する薄膜との界面欠陥を低減させる所定の表面処理を熱触媒体による反応性ガスの反応を利用して行い、その後、前記絶縁膜を下地半導体の上に作成することにより製作されることで、当該半導体-絶縁体接合構造の界面単位密度が $10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下になっているという構成を有する。

【0016】

【発明の実施の形態】以下、本願発明の実施の形態について説明する。まず、薄膜作成方法の発明及び薄膜作成装置の発明の実施形態について説明する。図1は、本願発明の実施形態の薄膜作成装置の概略図である。図1に示す薄膜作成装置は、表面に薄膜を作成する基板20が内部の所定位置に配置される処理容器1と、処理容器1内の所定位置に基板20を配置するための基板ホルダー2と、反応性ガスである所定の成膜用ガスを処理容器1内に導入する成膜用ガス導入系3と、所定位置に配置された基板20の表面を臨む処理容器内の位置に設けられた熱触媒体5と、熱触媒体5を所定温度に加熱する加熱手段51とを備えている。

【0017】処理容器1は、排気系11を備えた気密な真空容器である。排気系11は、ターボ分子ポンプやロータリーポンプ等の複数の真空ポンプを備えた多段式のものであり、処理容器内を 10^{-8} Torr 程度の圧力まで排気可能に構成される。基板ホルダー2は、処理容器1の上部器壁部分に配設されており、下面に基板20を保持するよう構成されている。基板20の保持は、基板ホルダー2の下面に静電気を誘起して行う静電吸着方式によるか、L字状部材によって基板20の縁を機械的に保持する方式等により行われる。

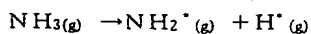
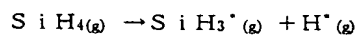
【0018】この基板ホルダー20には、基板20を所定温度に加熱するためのヒータ21が内蔵されている。ヒータ21は、例えば抵抗発熱方式のものが採用され、処理容器1外に設けられたヒータ電源22が接続されている。ヒータ電源22には、基板20又は基板ホルダー2の温度をモニターする温度モニターからの信号によってヒータ供給電力を制御する不図示のコントローラが設けられている。

【0019】熱触媒体5は、本実施形態の装置の大きな特徴点となっている。熱触媒体5は、プラズマを使用することなしに、成膜用ガスに分解等の反応を生じさせて成膜を行うものである。図2は、図1の装置における熱触媒体5の形状を示した平面概略図である。本実施形態における熱触媒体5は、直径0.5mm程度のタングステンワイヤーで形成されている。タングステンワイヤーよりなる熱触媒体5は、図2に示すような鋸波状に形成され、基板20よりも少し大きな方形の保持枠52に固定されている。保持枠52は、モリブデンで形成されている。尚、熱触媒体5と基板20との距離は、例えば1

0 mm程度である。熱触媒体5と基板20との距離をあまり遠ざけると、後述する熱触媒反応の効果が薄れるので、熱触媒体5は基板20の近傍に配置されることが好ましい。また、熱触媒体5には、加熱手段51が設けられている。本実施形態における加熱手段51は、タングステンワイヤーよりなる熱触媒体5を通電して加熱する通電加熱用電源により構成されている。このような加熱手段51により、熱触媒体51は、例えば1700℃程度に加熱されるようになっている。

【0020】一方、成膜用ガス導入系3は、所定の成膜用ガスを処理容器内に導く配管33と、配管33に設けたバルブ34及び不図示の流量調整器等で形成されている。また、図1に示すように、基板ホルダー2に対向した処理容器1内の位置には、円盤状のガス導入ヘッド31が配設されている。ガス導入ヘッド31は、内部が中空であり、前面に多数のガス吹き出し孔32を多数有している。そして、成膜用ガスを導入する配管33の先端はガス導入ヘッド31に接続され、ガス吹き出し孔32から成膜用ガスを吹き出させて基板20に向けて導入するようになっている。成膜用ガス導入系3によって導入された成膜用ガスは、上記熱触媒体5の近傍を通過して基板20に到達するようになっている。この際、所定温度に加熱された熱触媒体5の触媒作用により、成膜用ガスに分解等の反応が生じて成膜が行われる。

【0021】このようなCVDは、触媒CVD法(Catalytic CVD, CAT-CVD)と呼ばれる。触媒CVD法の成膜のメカニズムは詳細に説明された訳ではないが、窒化シリコン膜の成膜を例にして説明すると、以下のようであると考えられる。図3は、触媒CVD法の成膜メカニズムを説明する概略図である。窒化シリコン膜を作成する場合、たとえばシラン(SiH_4)とアンモニア(NH_3)の混合ガスを成膜用ガスとして用いて導入する。導入されたシランガスが、所定温度に加熱された熱触媒体5の表面(タングステン表面)を通過する際、水素分子の吸着解離反応に類似したシランの接触分解反応が生じ、 SiH_3^* 及び H^* という分解活性種が生成される。詳細なメカニズムは明かではないが、シランを構成する一つの水素がタングステン表面に吸着することで、その水素とシリコンの結合が弱まってシランが分解し、タングステン表面への吸着が熱によって解かれて SiH_3^* 及び H^* という分解活性種が生成されることが考えられる。アンモニアガスにも同様な接触分解反応が生じ、 NH_2^* 及び H^* という分解活性種が生成される。そして、これらの分解活性種が基板に到達してシリコン窒化膜の堆積に寄与する。即ち、反応式で示すと、



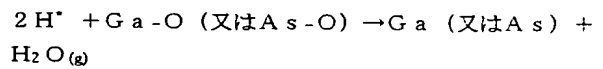
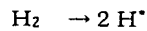
となる。尚、gの添え字はガス状態、sの添え字は固体

状態であることを意味する。

【0022】このような触媒CVD法による成膜では、プラズマなしに成膜が行えるので、プラズマCVD装置で見られたプラズマ中の高エネルギー荷電粒子による基板表面の損傷や荷電粒子の混入による絶縁膜の劣化といった問題は、原理的になくなる。また、基板がプラズマに晒されることによる温度上昇がないので、さらに低温プロセスが可能になるというメリットもある。

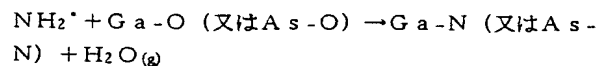
【0023】さて、本実施形態の装置の最も大きな特徴点は、このような触媒CVD用の熱触媒体5を、界面欠陥低減のための表面処理にも利用する点である。この点を、以下に詳説する。発明者の研究によると、上述した触媒CVD法において、導入するガスの種類を変えてやると、基板の表面を改質したりクリーニングしたりする表面処理を行うことができ、このような表面処理の後に成膜を行うと、界面欠陥の極めて少ない良質な成膜が行えることが分かった。

【0024】例えば、ガス導入ヘッド31から水素ガスを導入すると、水素ガスは熱触媒体5との接触分解反応により活性化され、この活性種によって基板表面の自然酸化膜を除去するクリーニングが行える。より具体的には、基板表面がガリウム砒素半導体である場合、活性化水素 H^* はガリウム砒素表層に形成されている自然酸化膜のO(酸素)と反応しガリウム砒素とOの結合を引き離す。更に、Oと H^* が反応し H_2O が形成され、これが排気系11によって処理容器1から排気されることで、クリーニングが行われる。反応式で示すと、



となる。

【0025】また、ガス導入ヘッド31から NH_3 ガスを導入すると、熱触媒体5との接触分解反応によって生じた活性種により、基板表面を改質して安定化させる表面処理が行える。より具体的には、同様に基板表面がガリウム砒素半導体である場合、活性化された NH_2^* がガリウム砒素表面に到達すると、ガリウム砒素表層に形成されている自然酸化膜のO(酸素)と反応を起こす。反応式で示すと、



となる。

【0026】この場合、ガリウム砒素の最表面には、例えば Ga-N のような結合があり、この結合は安定であるためOの再結合などは起きにくい。更に、自然酸化膜で覆われている時と比較して、成膜時(膜堆積時)には比較的容易に Ga-N (または As-N)の結合を引き離すことが可能であるため、ガリウム砒素と堆積膜との界面は平坦となる。

【0027】本実施形態の装置は、このような点を考慮して、表面処理用ガス導入系6を備えている。表面処理用ガス導入系6は、前述した成膜用ガス導入系3に接続されるか、もしくは、成膜用ガス導入系3の一部を兼用するよう構成される。例えば、成膜用ガスがシランとアンモニアの混合ガスであり、表面処理用ガスが水素ガスの場合のように、成膜用ガスとは全く異なるガスを表面処理用ガスを導入する場合、成膜用ガス導入系3の配管33に表面処理用ガス導入系6の配管61を接続し、バルブ34、62によってガスを切り替えて表面処理用ガスを導入するよう構成される。

【0028】また、成膜用ガスがシランとアンモニアの混合ガスであり、表面処理用ガスがアンモニアガスである場合のように成膜用ガスと一部共通する場合、成膜用ガス導入系3の一部を兼用し、成膜用ガス導入系3内のバルブ34の開閉動作によって、表面処理用ガスのみを導入するよう構成される。尚、アンモニアガスは、窒素供給ガスの一例であるが、窒素供給ガスには、窒素ガスや他の窒素化合物ガスが含まれることはいうまでもない。いずれにしろ、表面処理用ガスは、成膜用ガスと同様にガス導入ヘッド31のガス吹き出し孔32から吹き出し、基板20に供給されるようになっている。この際、表面処理用ガスは、熱触媒体5の表面付近を通過することで、上述したような接触分解反応が生じて基板20の表面処理が行われるようになっている。

【0029】図4は、上述のような表面処理の効果を確認した実験の結果を示す図である。図4では、ガリウム砒素半導体表面に形成されている自然酸化膜を、上述した水素ガスを使用したクリーニングによって除去した例を示している。図4中、上の段の(a)は、表面処理を施す前のガリウム砒素表面をX線光電子分光法(XPS法)により観察した結果を示したもので、ガリウム砒素中のガリウム(Ga)と酸素(O)、砒素(As)と酸素(O)の結合の存在を示すピーク(図中■で示す)が見いだされている。

【0030】一方、図4中の下段(b)は、上述したクリーニング処理を施した後のガリウム砒素表面をXPS法により観察した結果を示しているが、(a)において見られたガリウム(Ga)と酸素(O)、砒素(As)と酸素(O)の結合の存在を示すピークは大幅に減少するか、または、ほとんど観察できないほどに消失している。これは、クリーニング処理によって自然酸化膜が殆ど除去できたことを示しており、クリーニング処理の高い効果が確認できる。

【0031】次に、薄膜作成方法の発明の実施形態の説明も兼ねて、上述した実施形態の薄膜作成装置の動作を説明する。まず、不図示のゲートバルブを通して処理容器1内に基板20を搬入し、基板ホルダー2に保持させる。排気系11を動作させて処理容器1内を所定圧力まで排気するとともに、基板ホルダー2に内蔵されたヒ-

タ21を動作させて基板20を所定温度まで加熱する。

【0032】そして、表面処理用ガス導入系6を動作させて、まず表面処理用ガスを処理容器1内に導入する。導入された表面処理用ガスは、熱触媒体5による接触分解反応等を経て基板20に到達し、これによって、表面クリーニングや表面改質等の表面処理が施される。次に、表面処理用ガス導入系6の動作を止めて処理容器1内を再度排気した後、成膜用ガス導入系3を動作させ、成膜用ガス導入系3を処理容器内に導入する。導入された成膜用ガスは、熱触媒体5の近傍を通過しながら基板20に到達し、触媒CVD法によって所定の薄膜が基板表面に作成される。

【0033】上述した方法によると、同一処理容器内で連続して表面処理と触媒CVDとが行われるので、表面処理された良好な表面状態を損なうことなく触媒CVD膜が堆積する。このため、界面欠陥の低減に極めて効果的な構成となっている。尚、表面処理と触媒CVDとの間に他のプロセスが介在していたり、基板20が大気に晒されたりすることがあると、基板表面が汚損されたり再び自然酸化する等の問題が生じ、せっかく行った表面処理の効果が低下してしまうことがある。

【0034】上記成膜処理においては、成膜温度の選定が重要である。例えば、ガリウム砒素系半導体上に成膜する場合、成膜温度が400℃を越えると、ガリウム砒素中から砒素原子が脱離し、表面が荒れてしまう。このような荒れた表面上に絶縁膜を作成すると、さまざまな表面欠陥が生じる。このため、成膜温度を400℃以下にすることが重要である。

【0035】また、一般的には、基板20の温度は、当該基板20が熱による変性を受ける温度以下に維持されることが好ましい。例えば、基板20上にアルミニウム等の金属配線が形成されている場合、金属配線材料の融点以上に基板を加熱すると、金属配線が融解して配線異常等の問題を生ずることがある。従って、成膜中の基板温度は、配線材料の融点以下に維持することが好ましい。尚、このような成膜温度の制御は、熱触媒体5の加熱手段51に適切な制御系を設けることで容易に達成できる。

【0036】次に、半導体デバイスの発明の実施形態について説明する。図5は、本願発明の実施形態に係る半導体デバイスの構造を示した概略図である。本願発明の半導体デバイスは、下地半導体表面上に絶縁膜を作成させた半導体-絶縁体接合を有する半導体デバイスである。このような半導体デバイスは、多岐にわたるが、図5には、その一例として絶縁ゲートFETの構造が示されている。

【0037】図5に示す半導体デバイスは、半絶縁性GaAs基板71上のp⁺-GaAs領域72にn⁺のソースドレイン73、74を形成し、ソースドレイン間に絶縁膜75を介してゲート電極76を形成した構造で

ある。この半導体デバイスは、通常のMOS-FET等と同様、反転・蓄積モードで動作する。即ち、ゲート電極76から絶縁膜75を介してバイアス電圧を印加すると、p-GaAs領域72の表面に反転層が形成されてnチャンネルとなり、FETが動作する。このような化合物半導体を用いた絶縁ゲートFETは、半導体-絶縁体界面に存在する高密度界面準位のため、反転層を形成することが難しく、従来は動作が困難とされてきた。

【0038】しかしながら、本実施形態の半導体デバイスは、上述したような表面処理と触媒CVDとを連続して行うことにより作成された絶縁膜75を使用しているので、界面準位密度が、 $10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下まで低減されている。従来は、ガリウム砒素系半導体を用いた場合、 $10^{13} \text{ eV}^{-1} \text{ cm}^{-2}$ 程度もあるので、一桁以上低減できることになる。このため、従来困難とされてきたGaAs絶縁ゲートFETの動作が可能になる。GaAs絶縁ゲートFETは、集積回路で多用されているMESFET等と比べると、ゲートリーク電流がなくて回路設計の自由度が大きいというメリットを持っているので、このような絶縁ゲートFETの実用化の途が開かれることの意義が大きい。

【0039】尚、絶縁膜75は例えばシリコン窒化膜であり、ゲート電極76はアルミニウムで形成することができる。また、界面準位密度は、一般的に、上述のような金属/絶縁体/半導体の積層構造(MIS構造)を形成して、容量-電圧特性(C-V特性)を調べることで見積もることができる。

【0040】本願発明の半導体デバイスの実施形態としては、上述した絶縁ゲートFETに限らず、半導体-絶縁体接合構造を有するものであれば、どんなものでもよい。例えば、半導体表面に絶縁膜を作成して半導体を不活性化して経時的な特性変化を防止することが広く行われているが、このような表面不活性化膜を上記方法で作成することで、界面準位密度の低い接合構造が得られ、界面準位での充放電に起因したノイズ等の問題を低減させることが可能となる。

【0041】上述した各発明の実施形態の説明において、半導体の材料は前述したガリウム砒素の他、シリコン、ゲルマニウム、シリコンゲルマニウム、シリコンカーバイト、ガリウム砒素、ガリウムアルミニウム砒素、ガリウム燐、インジウム燐、セレン化亜鉛、硫化カドミウム等でもよい。また、絶縁膜は、前述したシリコン窒化膜の他、シリコン酸化膜、シリコン酸窒化膜、窒化アルミニウム膜、酸化アルミニウム膜等でもよい。

【0042】さらに、請求項1又は2の発明の実施に際しては、第一の材料が半導体で第二の材料の薄膜が絶縁膜である組み合わせ以外でもよく、第一の材料が半導体で第二の材料の薄膜が金属膜の場合、第一の材料が金属で第二の材料の薄膜が絶縁膜の場合等でもよい。さらには、第一の材料が半導体で第二の材料の薄膜が異種の半

導体膜の場合もありうる。いずれにしろ、界面欠陥の低減や界面準位密度の低下は一般的に必要な技術課題であり、これを可能にする請求項1又は2の発明の効果は大きい。

【0043】また尚、請求項1の発明の実施に際しては、表面処理後の成膜を触媒CVD以外の方法で行うようにしてもよい。例えば、プラズマによる損傷が問題とならない場合やある程度高温で成膜しても構わない場合には、プラズマCVDや熱CVD等の方法で成膜を行うことがある。

【0044】また、各請求項の発明において、熱触媒体5は、前述したタングステン、モリブデン、タンタル、チタン又はバナジウムで形成することが可能である。発明者の研究によれば、これらの材料による熱触媒作用が確認されている。また、熱触媒体5の形状としては、前述した鋸波状のワイヤーの他、渦巻き状やメッシュ状等の他の任意の形状を採用することができる。また、ワイヤーよりなるものではなくて、板状や棒状等の他の形状のものを使用して熱触媒体5とすることも可能である。尚、熱触媒体5の表面には電解研磨等の処理が必要に応じて施される。また、シラン等のシリコン化合物ガスを使用しながら1500℃以上の温度で熱触媒体5を使用すると、熱触媒体5の表面がシリサイド化することがある。このような場合には、熱触媒体5を新しい清浄な表面のものと交換する。

【0045】

【発明の効果】以上説明した通り、本願の請求項1の発明によれば、触媒CVD法に類似した方法によって表面処理を施した後に成膜が行われるので、界面欠陥の低減された良好な界面状態の薄膜が作成できる。また、請求項2の発明によれば、成膜が触媒CVD法を用いて行われるので、さらに界面欠陥の低減された薄膜が作成できるとともに、成膜温度を低く維持した成膜を行うことができる。また、請求項10の発明によれば、熱触媒体を利用した表面処理と熱CVDとを同一処理容器内で連続して行うことができるので、極めて界面状態の良好な成膜を行うことができる。また、請求項3又は11の発明によれば、界面欠陥が低減された界面準位密度の低い半導体-絶縁体接合構造を得ることができる。また、請求項6又は14の発明によれば、ガリウム砒素系半導体の表面に絶縁膜を作成する場合に、特に良好な界面状態を得ることができ、請求項7又は15の発明によれば、その際に砒素の遊離を防止することができる。また、請求項8又は16の発明によれば、基板の熱による変性に起因する問題を防止しながら成膜を行うことができる。さらに、請求項18の発明によれば、界面準位密度の低い半導体-絶縁体接合を有するため、従来動作が困難とされてきた半導体デバイスを提供することができたり、半導体-絶縁体接合の界面準位に起因したノイズが低減された半導体デバイス等が提供される。

【図面の簡単な説明】

【図1】本願発明の実施形態の薄膜作成装置の概略図である。

【図2】図1の装置における熱触媒体の形状を示した平面概略図である。

【図3】触媒CVD法の成膜メカニズムを説明する概略図である。

【図4】表面処理の効果を確認した実験の結果を示す図である。

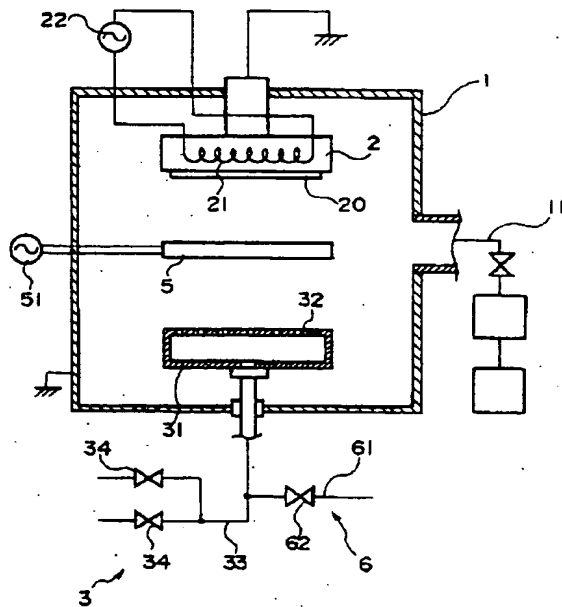
【図5】本願発明の実施形態に係る半導体デバイスの構造を示した概略図である。

【図6】従来の薄膜作成装置としてのプラズマCVD装置の概略図である。

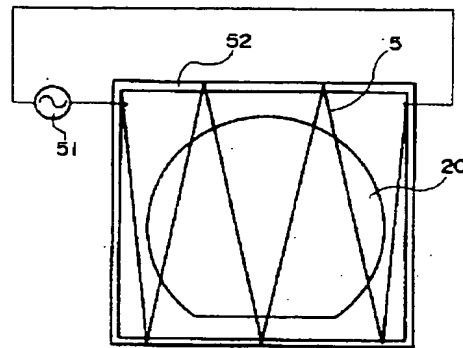
【符号の説明】

- 1 処理容器
- 11 排気系
- 2 基板ホルダー
- 20 基板
- 3 成膜用ガス導入系
- 5 熱触媒体
- 6 表面処理用ガス導入系

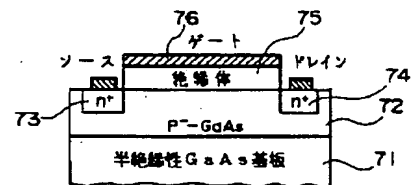
【図1】



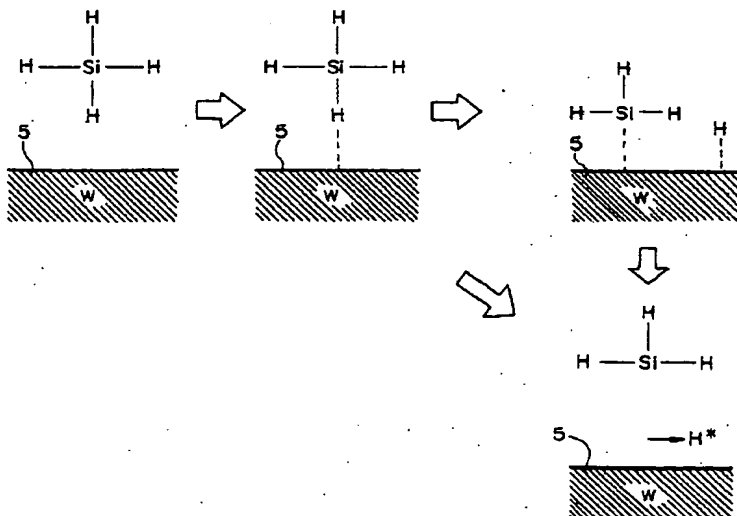
【図2】



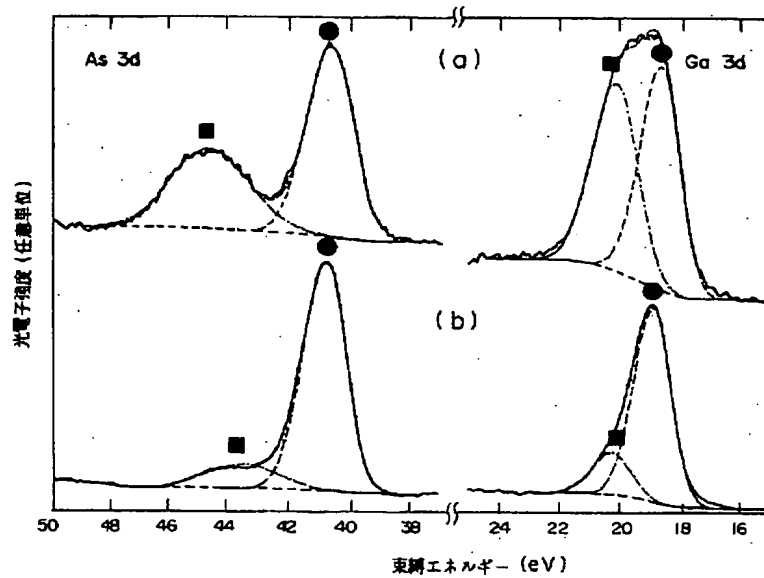
【図5】



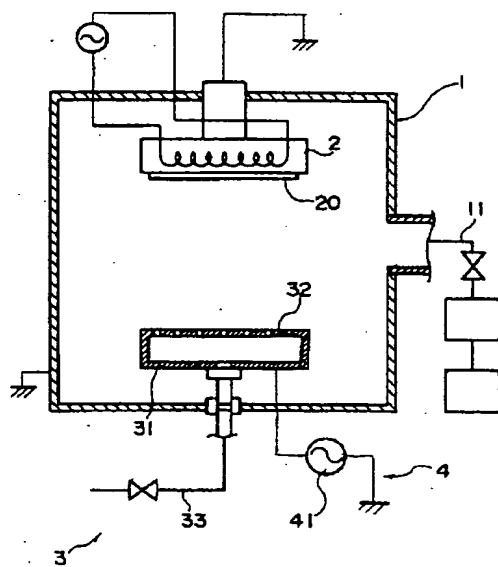
【図3】



【図4】



【図6】



フロントページの続き

(72)発明者 松村 英樹
石川県能美郡辰口町字旭台1丁目50番地A
-25

(72)発明者 和泉 亮
石川県能美郡辰口町字旭台1丁目50番地C
-52

(72)発明者 増田 淳
石川県能美郡辰口町字旭台1丁目50番地F
-53

(72)発明者 梨本 泰信
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 三好 陽介
東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 野村 秀二
東京都府中市四谷5丁目8番1号 アネル
バ株式会社内

(72)発明者 桜井 和雄
東京都府中市四谷5丁目8番1号 アネル
バ株式会社内

(72)発明者 青島 正一
東京都府中市四谷5丁目8番1号 アネル
バ株式会社内